

BUCK 拓扑 PCB 布线规则

引言

开关电源发展至今，外围电路已经相当简洁，特别是 DC-DC 电源系统，通常仅由芯片、电感、肖特基、电容、电阻等几个器件构成，呈现出一副简单易用的样子。但是很多工程师在实际应用时或多或少吃过亏，明明按照原厂提供的电路去制作产品，却会出现各种各样的问题，如系统不能正常带载大电流、电感有噪声、输出电压不稳或波纹过大、产品已经量产但在运行一段时间后出现不良。通常情况下，以上不良现象均是由于前期在绘制 PCB 板时，没有按照开关电源布线规则来执行造成。

当设计产品时，风险最低且最优的办法是直接将 DEMO 板上的电路走线直接拷贝到自己的产品中，但现实操作中由于种种原因这种做法不可行，需要工程师重新摆放元器件位置，重新进行布线。下面以“图 1.XL4201 典型电路”为例，简单介绍开关电源布线步骤。

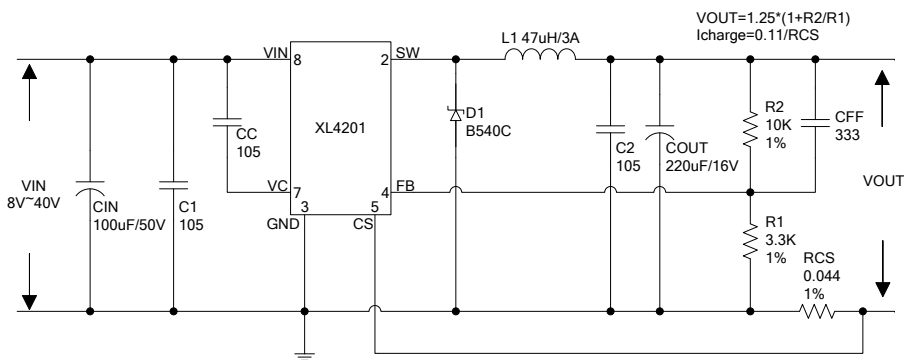


图 1.XL4201 典型电路

步骤 1: 输入端电容与肖特基摆放

对于开关电源来说，输入端通常采用电解电容与陶瓷电容组合使用（主要是经济实惠），电容具有储能与滤波作用，电解电容给芯片提供瞬态电流，确保输入端电压不出现较大波动，陶瓷电容用来滤除输入端高频毛刺电压，给芯片内部逻辑电路提供纯净电源。因此在布局过程中，摆放好 IC 的位置后，就应该确定陶瓷电容的位置，使陶瓷电容靠近芯片的 VIN 与 GND 引脚；并且注意避免通过过孔进行连接，因为过孔会产生寄生电感，严重影响陶瓷电容滤波效果。对于降压电源来说，输入端电流为不连续电流，根据公式 $V=L \cdot di/dt$ 可知，变化的电流会在寄生电感上产生毛刺电压，若处理不好，此毛刺电压会影响系统稳定性，并导致 IC 失效。在使用条件不变的情况下， di/dt 基本不会变化，只好通过降低开关电流回路上的寄生电感来降低此毛刺电压。要降低寄生电感，就要降低电流回路长度，缩短开关电流回路长度的方法是，将输入端电解电容靠近芯片的 VIN 和肖特基的阳极，芯片的 SW 引脚靠近肖特基的阴极，如“图 2”所示。这样最大限度的降低其寄生电感，减少毛刺电压，提高系统稳定性，并可以降低辐射 EMI。

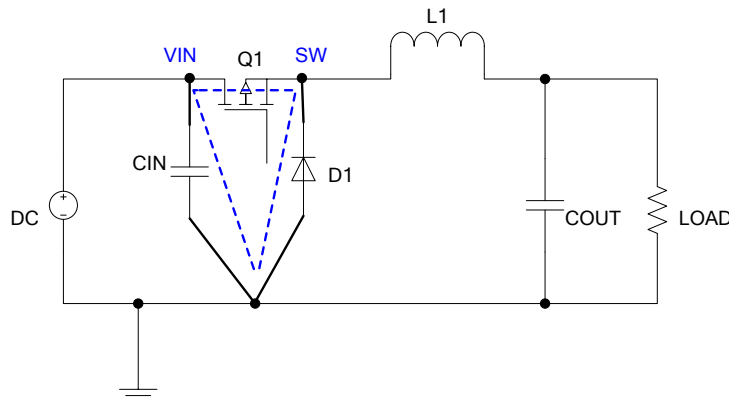


图 2.缩短开关电流回路

步骤 2: 电感与输出电容的摆放

为减少系统回路上噪声和电磁辐射，不仅要减少开关电流回路长度，还要缩短大电流回路，并且大电流走线要采用敷铜处理，敷铜不要有锐角，尽量少打弯，尽量不换层，若走线必须得换层处理，需要适当增加过孔数量，这样可以减少过孔带来的寄生电感。可以将电感靠近芯片 SW，输出电容靠近电感和肖特基阳极，如“图 3”所示。若输出电容位置不当，会导致输出电压不稳。

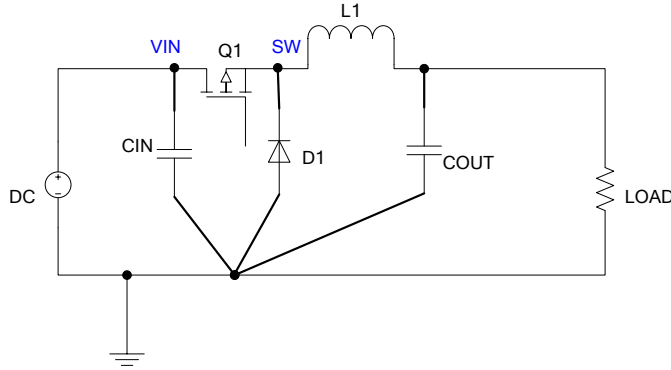


图 3. 缩短开关电流及大电流回路

步骤 3: 反馈电阻摆放及走线

系统回路中反馈走线也很重要，FB 引脚负责调整，稳定输出电压，CS 引脚负责调整，稳定输出电流，为防止反馈引脚捡取到电路上噪声，应尽可能减小 FB 与 CS 引脚节点。针对 FB 节点，需要让分压电阻靠近芯片的 FB 与 GND 引脚，针对 CS 节点，可以在靠近芯片 CS 引脚处串联 1K 电阻，滤除干扰；并且反馈走线要远离电感，肖特基，SW 等开关节点，同时用 GND 走线包围最佳。

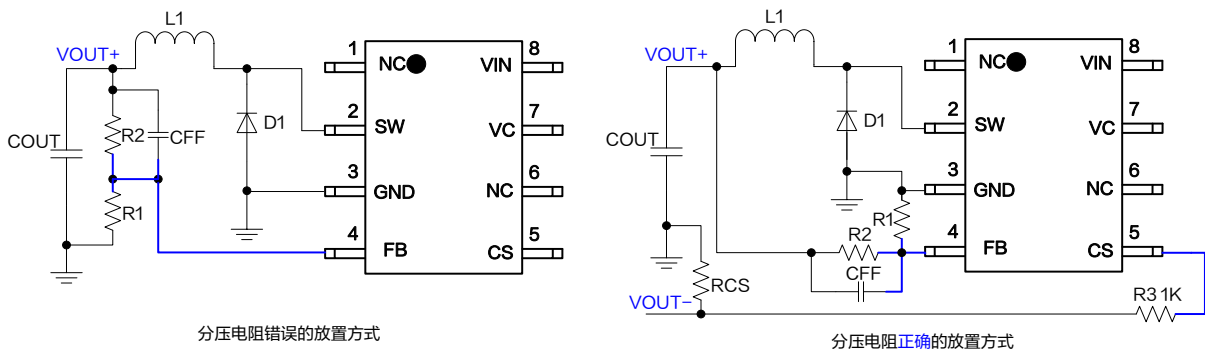


图 4. 分压电阻放置方式

补充:

部分工程师在制作产品时，为节约成本，会使用单层走线来绘制 PCB 文件。单面板虽然可以节约 PCB 成本，但是不利于 PCB 布线，造成大电流走线回路变长；且同样长度的走线，在单面板上比在双面板上产生的寄生电感大 10 倍以上。寄生电感过大，产生的毛刺电压严重影响系统性能，影响系统寿命。建议使用双面板绘制 PCB 文件，并适当增加过孔数量，减少过孔的寄生参数。

表 1 (走线长度 50mm)

PCB	h (mm)	Wg (mm)	L(nH)
单层板	-	-	52
双层板	1.2	10	3.8
四层板	0.4	10	1.2

备注: h 为走线与地线之间的绝缘度, Wg 为对应地线的线宽, L 为走线的寄生电感。