

## 传导对策及 PCB 布线注意事项

## 引言

开关电源因具有效率高，输出电压可调范围大、损耗小、体积小、重量轻而得到了广泛的应用。但是在使用过程中，容易带来电磁干扰（EMI）的问题。电磁干扰分为两种：传导干扰和辐射干扰，传导干扰又分为差模干扰（30MHz 以内）和共模干扰（30MHz-100MHz），主要是电子设备产生的干扰信号通过导线或公共电源线进行传输，从而进行干扰。差模干扰和共模干扰可分别使用 DM 滤波器（ $\pi$  型滤波电路）和 CM 滤波器（共模电感）进行滤除，本文主要介绍对策略低频段差模干扰的器件及 PCB 布线过程中需要注意的事项。

## 1. 添加传导对策器件

目前，传导干扰相较于辐射干扰来说，比较容易解决，一般情况下，只需要在输入端添加  $\pi$  型滤波并选择合适的滤波参数就可以通过低频段传导测试。图 1 以 XL4013 为例，红色框线内元器件为  $\pi$  型滤波电路，用来对策传导超标：

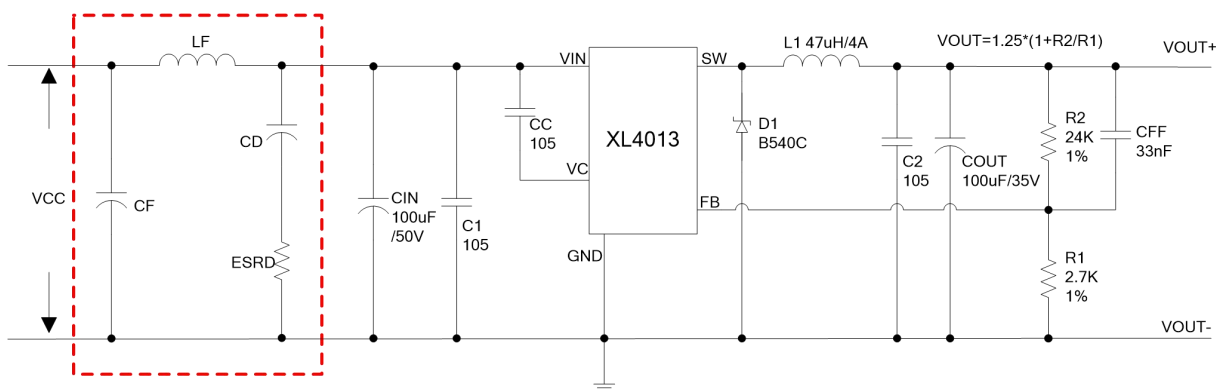
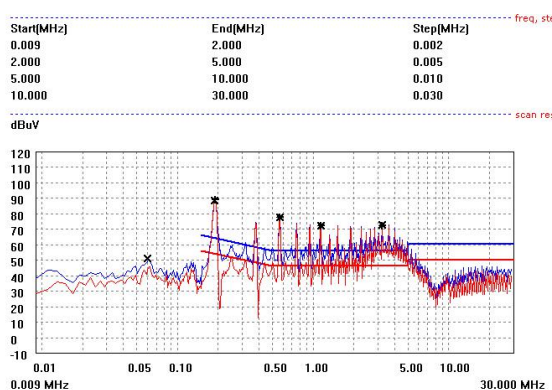
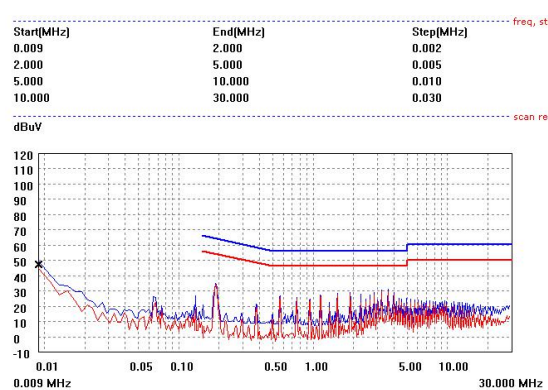
图 1 添加  $\pi$  型滤波电路图

图 2 和图 3 是使用 XL4013 ( $V_{IN}=24V$ , 输出 12V/2A) 在有无  $\pi$  型滤波两种情况下测得的传导数据波形，图 2 所示是未添加  $\pi$  型滤波时的传导测试数据，图 3 是在图 2 的基础上添加  $\pi$  型滤波电路 ( $CF=20\mu F$  (陶瓷电容),  $CD=220\mu F$ ,  $LF=47\mu H$ ,  $ESRD=0.68\Omega$ ,  $V_{IN}=24V$ )，其余条件均相同的条件下进行传导测试：

图 2 无  $\pi$  型滤波电路图 3 有  $\pi$  型滤波电路

从图 2 和图 3 中的对比数据中可以看出，合适的  $\pi$  型滤波电路能够有效抑制低频段的传导干扰。但传导对策器件的选择不能脱离实际应用条件，对 BUCK 电路来说， $C_{IN}$  为 BUCK 调整器的输入电容容量， $C_{IN}$  电容越大，EMI 越小，但  $C_D$  电容也会增加。一般情况下， $C_D$  电容容量选择 2~4 倍  $C_{IN}$  电容容量。 $ESRD$  为  $C_D$  电容所需要的 ESR 大小，它可根据  $LF$  与  $C_{IN}$  之商的均方根来计算，即  $ESRD = \sqrt{LF/C_{IN}}$ ，如果此值较小，只需要选用 ESR 较大的电容即可，如果此值过大，可以通过串联电阻来实现。 $LF$  为  $\pi$  形滤波器的电感，此电感感量通常为 1~47 $\mu H$ ，在保证电流能力且物理尺寸允许条件下， $LF$  的感量尽量取大。 $CF$  一般选用陶瓷电容（陶瓷电容抑制传导干扰的能力远远大于电解电容），其计算比较复杂，输入电压、输出电流、工作频率、 $C_{IN}$  和  $LF$  的不同均会影响  $CF$  的选择，具体值可根据以下公式进行计算：

$$|Att|_{dB} = 20 \log \left( \frac{I \cdot \sin(\pi \cdot D) \cdot 10^6}{\pi^2 \cdot F_s \cdot C_{IN}} \right) - V_{max}$$

$$C_{fa} = \left( \frac{C_{IN}}{C_{IN} \cdot LF \cdot (2\pi \cdot F_s / 10)^2 - 1} \right)$$

$$C_{fb} = \frac{1}{LF} \left( \frac{10^{|Att|_{dB}/40}}{2\pi \cdot F_s} \right)^2$$

$$CF = MAX(C_{fa}, C_{fb})$$

其中，I、Fs 和 D 分别是 BUCK 调整器的输出电流、开关频率和占空比；|Att|dB 是 π 型滤波器在开关频率 Fs 下所需的噪声衰减量；CIN 是输入电解电容容量；Vmax 是在 EMI 标准中，开关频率 Fs 下允许的最大噪声值；LF 是 π 型滤波中电感感量；CF 是 π 型滤波中陶瓷电容容量，取 Cfa 和 Cfb 中较大值。

## 2.PCB 走线注意事项

对于开关电源来说，输入端通常采用电解电容与陶瓷电容组合使用（主要是经济实惠），电解电容给芯片提供瞬态电流，陶瓷电容用来滤除输入端高频毛刺电压，给芯片内部逻辑电路提供纯净电源，因此陶瓷电容需要靠近芯片的 VIN 与 GND 引脚，并且避免通过过孔进行连接以达到较好的滤波效果。

### 【1】缩短不连续电流回路

对于 BUCK 电路来说，输入端电流为不连续电流，变化的电流会在寄生电感上产生毛刺电压，容易影响系统稳定性，并导致 IC 失效。要降低寄生电感，就要缩短电流回路长度，这就需要将输入端电解电容两端分别靠近芯片的 VIN 和肖特基的阳极，芯片的 SW 引脚靠近肖特基的阴极，如“图 4”所示。这样最大限度的降低其寄生电感，减少毛刺电压，提高系统稳定性，并可以降低辐射 EMI。

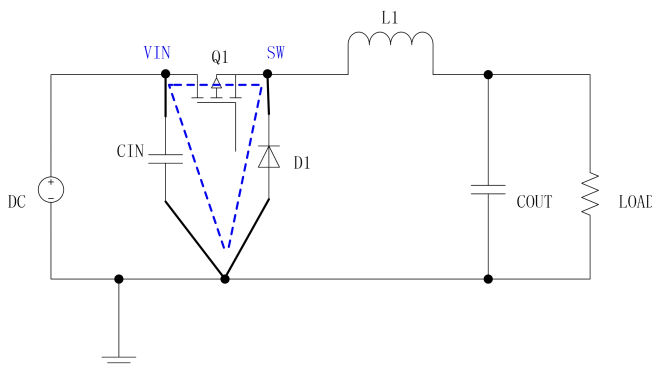


图 4 缩短开关电流回路

### 【2】传导对策器件走线注意事项

π 型滤波中的 CF 陶瓷电容承担着滤除高频干扰的重任，在进行 PCB 设计时，需要尤其注意输入电源线和地线连接方式，确保电源线和地线中的干扰都能唯一经过 CF 陶瓷电容，除此之外没有其他路径能够流经，以达到抑制传导干扰的最佳效果，如图 5 所示。

为了最大限度的发挥 π 型滤波的作用，在样板空间足够大的情况下，设计 PCB 时不要大面积铺铜（GND）包围 π 型滤波器件。因为大面积铺铜（GND）容易与输入电源线之间形成寄生电容，这些寄生电容为高频干扰信号提供了有效的低阻抗路径（如图 6 的 Cx1 和 Cx2），从而影响传导对策器件的滤波效果。

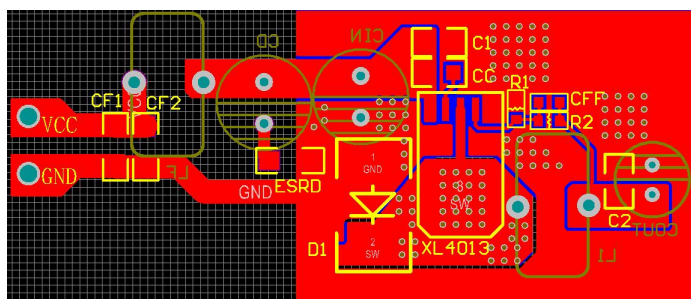


图 5 π 型滤波器周围不铺铜处理（推荐）

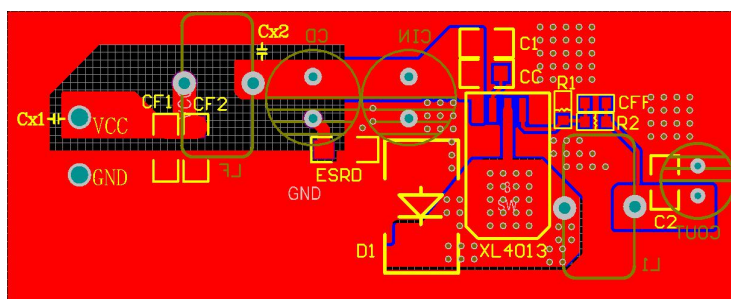


图 6 π 型滤波器周围铺铜处理（不推荐）